

?s pn=de 4410354

S2

1 PN=DE 4410354

?t s2/5

2/5/1

DIALOG(R) File 351:DERWENT WPI

(c) 2000 Derwent Info Ltd. All rts. reserv.

010457879 \*\*Image available\*\*

WPI Acc No: 95-359198/199547

XRPX Acc No: N95-266934

Planar structure power semiconductor element for electric drive circuit -  
has additional glass structure acting as surface passivation layer for  
planar structure

Patent Assignee: SEMIKRON ELEKTRONIK GMBH (SEMK )

Inventor: HAENEL H; SCHULZ E; SICHELSTIEL W

Number of Countries: 002 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
DE 4410354	A1	19951019	DE 4410354	A	19940325	H01L-029/06	199547 B
JP 7273309	A	19951020	JP 9562960	A	19950322	H01L-029/06	199601
DE 4410354	C2	19960215	DE 4410354	A	19940325	H01L-029/06	199611

Priority Applications (No Type Date): DE 4410354 A 19940325

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
DE 4410354	A1		5			
JP 7273309	A		4			
DE 4410354	C2		6			

Abstract (Basic): DE 4410354 A

The semiconductor element has a field plate structure and a stop electrode for use with blocking voltages of above 1200 V. The surface passivation of the planar structure is provided by an additional glass structure (5), pref. formed from a lead silicate glass. Pref. the edges of the glass structure are etched to provide a defined edge angle and is applied to the cathode side of a power diode with a potential ring structure (3), with a field plate (7) overlapping its inner angled edge and a screening electrode (6) overlapping its outer angled edge.

ADVANTAGE - Good voltage stability at working temps of up to 150 degrees C.

Dwg.6/6

Title Terms: PLANE; STRUCTURE; POWER; SEMICONDUCTOR; ELEMENT; ELECTRIC;  
DRIVE; CIRCUIT; ADD; GLASS; STRUCTURE; ACT; SURFACE; PASSIVATION; LAYER;  
PLANE; STRUCTURE

Derwent Class: U12

International Patent Class (Main): H01L-029/06

International Patent Class (Additional): H01L-023/29; H01L-023/31;

H01L-029/861

File Segment: EPI

?logoff

31mar00 14:34:08 User238451 Session D1716.3

Sub account: P000578

\$6.02 0.274 DialUnits File351

\$7.52 2 Type(s) in Format 5

\$7.52 2 Types

\$13.54 Estimated cost File351

\$0.19 TYMNET

\$13.73 Estimated cost this search

\$13.80 Estimated total session cost 0.423 DialUnits

**THIS PAGE BLANK (USPTO)**

97 P2852



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ **Offenlegungsschri**  
⑩ **DE 44 10 354 A 1**

⑤1 Int. Cl.<sup>6</sup>:  
**H 01 L 29/06**  
H 01 L 23/29  
H 01 L 29/861

②1 Aktenzeichen: P 44 10 354.9  
②2 Anmeldetag: 25. 3. 94  
④3 Offenlegungstag: 19. 10. 95

BZ

DE 44 10 354 A 1

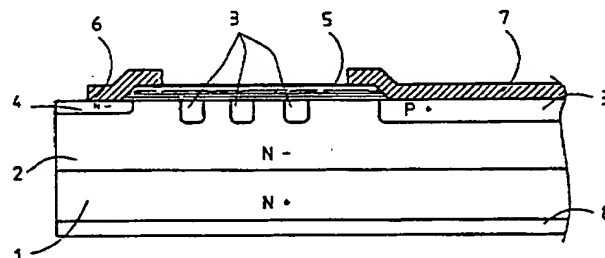
⑦1 Anmelder:  
Semikron Elektronik GmbH, 90431 Nürnberg, DE

⑦2 Erfinder:  
Schulz, Eckhart, 90522 Oberasbach, DE; Sichelstiel,  
Werner, 90552 Röthenbach, DE; Hänel, Heinz-Olaf,  
96152 Burghaslach, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Leistungshalbleiterbauelement

⑤7 Es wird ein planarpassiviertes Leistungshalbleiterbauelement mit einer Feldplattenstruktur und einer Stoppelelektrode aufgezeigt, das für hohe Sperrspannungen einsetzbar ist und eine gute Spannungsstabilität bis hin zu Arbeitstemperaturen von 150°C besitzt.  
Durch eine neue Passivierungsform mittels ausschließlich additiv aufgebautem und strukturiertem Blei-Silikat-Glas in einer gleichmäßigen Schichtstärke zwischen 10 µm und 20 µm wird die hohe Spannungsfestigkeit und -stabilität erreicht.  
Die technologische Herausbildung der erfinderischen Glasstruktur ist wirtschaftlich gegenüber anderen nach dem Stand der Technik verfahrenstechnisch geübten Passivierungsmethoden. Die Einfachheit der Herstellung eröffnet neue Möglichkeiten für zukünftige Technologien.



DE 44 10 354 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 08. 95 508 042/19

6/29

Die Erfindung betrifft ein hochsperrendes Halbleiterbauelement bis zu Sperrspannungen von größer als 1200 Volt nach dem Oberbegriff des Anspruchs 1.

Hochsperrende Halbleiter-Bauelemente gewinnen bei der Entwicklung leistungsstarker elektrischer und elektronischer Schaltungen, insbesondere bei der Gestaltung neuer Generationen von Schaltungsanordnungen der Antriebstechnik immer mehr an Bedeutung.

Parallel zu wachsenden Leistungsanforderungen sollen Halbleiter-Bauelemente hochspannungsfest sein. Zusammen mit Forderungen nach Stabilität auch bei hohen Arbeitstemperaturen und Arbeitsbereichen mit hohen Frequenzen sieht sich der Fachmann neuen Aufgabenstellungen gegenüber.

In Solid State Electronics, Vol. 25, Nr. 5, pp. 423—427, 1982, sind theoretische Betrachtungen zu den Möglichkeiten der Erzielung hochsperrender Planarschichten durch "field limiting ring"-Anordnungen beschrieben.

Der Einfluß der Oxidschichtstärke von planaren Strukturen mit Feldeffekt-Elektroden wird in IEEE, VOL. ED. 26, Nr. 7 von 1979 beschrieben.

Der hier skizzierte Stand der Technik ist Grundlage vieler Ideen zur Verbesserung der Parameter im Sinne der eigenen Arbeiten auf diesem Sektor. In jedem Falle wird durch Verbesserung des Standes der Technik mit jeder neuen Anmeldung ein weiteres Wissen gewonnen und offengelegt.

DE 30 24 939 C2 beschreibt die Bedeutung der Qualität der Oberflächenpassivierung an dem Beispiel von Thyristoren sehr genau. Die Erkenntnis, daß Erscheinungen bezüglich der Verschlechterung der Sperrspannungsfestigkeit auf Verunreinigungen in dem Passivierungsmaterial beruhen, gilt nicht nur für Thyristoren mit einer Mesa-Struktur, sondern in gleicher Weise für Planarstrukturen.

DE 33 38 718 C2 beschreibt ein hochspannungsfestes planares Halbleiterbauteil, das durch einen Channelstopper gekennzeichnet ist und auf der Isolierschicht der Randstruktur mindestens eine weitere isolierende Schicht aufgebracht worden ist, die bestimmte Isolationswerte in Relation zueinander besitzen sollen. Das, zusammen mit der Wirkung von Elektroden, soll eine Erhöhung der Spannungsfestigkeit bewirken.

DE 35 42 166 C2 beschreibt eine sehr interessante, wenngleich aufwendige Herstellungsmethode zur Bildung eines Hochspannungs-Transistors mit Glaspassivierung und partieller Mesa-Struktur. Diese Methode, wie auch andere Verfahren mit einer analogen Zielfunktion, erwähnt seien nur die Passivierungsverfahren zur Bildung von LTO-, CVD-, Nitrid-, TEOS- oder SIPOS-Schichten, sind sehr aufwendig in der Herstellung und damit kostenintensiv für die so aufgebauten Produkte.

Das Aufbauen von Potentialringen an den Außenbegrenzungen der Chips ergibt sehr vorteilhaft stabile Halbleiterbauelemente mit hoher Sperrspannungsfestigkeit. Das wird in jüngeren Druckschriften neben anderen Methoden immer wieder bei der Bildung von Bauelementen mit erhöhten Sperrspannungs-Anforderungen genutzt. Neben den bereits aufgeführten Schriften seien noch DE 37 21 001 C2 und EPA 04 85 648 erwähnt, da hier die Aufgabenstellung der eigenen sehr nahe kommt.

Dem Stand der Technik werden gleichfalls alle Passivierungsverfahren von Bauelementen mit Mesa-Strukturen, thermisch gebildeten Oxiden und Passivierungen mit organischen "Junction coating" zugerechnet.

Der eigene Erfindung liegt die Aufgabe zugrunde, ein wirtschaftlich sehr vorteilhaft herstellbares Halbleiterbauelement für hohe Leistungen und sehr hoher Sperrspannungsfestigkeit zu bilden, dessen Herstellungsverfahren kompatibel mit anderen technologisch notwendigen Herstellungsschritten und -methoden ist.

Die Aufgabe wird mit den Maßnahmen des kennzeichnenden Teiles des Anspruchs 1 gelöst. Vorteilhafte Weiterbildungen sind in den Unteransprüchen angegeben.

An dem Beispiel der Bildung einer Diode soll der Erfindungsgedanken erläutert werden, dabei liegt den eigenen Gedanken der Stand der Technik zugrunde und die daraus gewonnenen Erkenntnisse ergaben die erfinderische Lösung.

Das Ausführungsbeispiel stellt eine Leistungsdiode für den Einsatz als Freilaufdiode in Kommutierungskreisen von Leistungshalbleiter-Schaltungsanordnungen dar. Solche Dioden müssen parameterkompatibel zu den in dem Kommutierungskreis eingesetzten Transistorschaltern sein und verfahrenstechnisch die technologischen Schritte der Herstellung der Schaltungsanordnung überstehen. Diese erhöhten technologischen Anforderungen sollen auf wirtschaftliche Weise realisiert werden.

Die erforderlichen Parameter einer solchen Leistungsdiode werden einerseits durch Anwendung von Maßnahmen dem Stand der Technik entsprechend und andererseits durch die nachfolgend dargestellten erfinderischen Maßnahmen erzielt.

Anhand der Fig. 1 bis 6 soll die Herstellung der erfinderischen Diode kurz zusammengefaßt werden. Im Prinzip sind die erfinderische Leistungsdiode mit planaren Strukturen ausgebildet.

Fig. 1 zeigt den Ausschnitt eines Elementes nach der Diffusion.

Fig. 2 veranschaulicht den Auftrag der Glassuspension mittels "spin on"-Technik. Das hierzu verwendete Glas ist ein handelsübliches Blei-Silikat-Glas mit den Eigenschaften guter Isolationskraft, wie sie in der Halbleitertechnik verlangt und nach dem Stand der Technik angewendet werden.

Fig. 3 verdeutlicht den Zustand des Wafers nach dem Verschmelzen der Glasschicht. Die Prozeßparameter für die Verschmelzung der Suspension sind hinlänglich bekannt. Es wird ein Glas verwendet, daß seine maximale Dichte bei einer Schmelztemperatur von 870°C entwickelt.

Fig. 4 verdeutlicht den Zustand des Elementes nach der Fotostrukturierung des Glases. Die verwendeten Foto-Ätz-Masken und die verwendeten Ätzchemikalien sind zum Stand der Technik gehörend. Wichtig erscheint der Hinweis auf die Verwendung einer solchen Glasätzung, die definierte Ätzkanten beim Ätzprozeß ausbildet.

Fig. 5 deutet die Metallisierung der Anodenseite vor deren Strukturierung an. Die Wahl der Anodenmetalle richtet sich nach der weiteren Verarbeitung der Elemente, wird beispielhaft die Anodenseite durch Bonden mit der äußeren Kontaktierung versehen, dann empfiehlt sich ein Aufdampfen von Aluminium.

Fig. 6 zeigt schließlich den Ausschnitt eines auch kathodenseitig metallisierten Elementes, diese Fig. wird nachfolgend näher erläutert. Bei Anwendung der Löttechnik für die äußere Kontaktierung des Elementes bietet sich ein dem Stand der Technik entsprechender lötfähiger Kontakt auf der Kathodenseite der Diode an.

Fig. 6 bezeichnet die wesentlichen Konstruktions-

merkmale in der nicht maßstabgerechten Skizze eines Ausschnittes des Querschnittes einer solchen Diode. Der Diodenausschnitt zeigt den Randbereich einer Leistungsdiode.

Das Ausgangsmaterial für die Diode besitzt eine Grunddotierung (2) je nach der Sperrspannungsanforderung zwischen 50 und 100 Ohmcm und ist n-dotiert. Zur Verbesserung der Diodeneigenschaften werden in bekannter Weise nach dem 3D-Verfahren auf der Kathodenseite zusätzliche negative Ladungsträger (1) eindiffundiert.

Zur Bildung der Anodendotierung (3) werden Fotomasken benutzt, die ein paralleles Ausbilden der p-Potentialringe (3) bei den Diffusionsprozessen ermöglichen. Bei einer erfinderischen Leistungsdiode wird nunmehr eine  $n^+ +$ -Stoppelektrode (4) an den Gebieten eindiffundiert, die nach dem Vereinzeln der Elemente an dem äußersten Kanten der Dioden liegen.

Die große Stabilität des erfindungsgemäßen Bauelementes wird durch die sich nach den genannten Diffusionen anschließenden Passivierungsprozeß erreicht.

Das gesamte thermisch während der Diffusionen gewachsene Oxid wird ätztechnisch entfernt. Sodann wird die Oberfläche peinlichst gereinigt.

In den Bereichen der Potentialringe befindet sich die aufgebaute hochsperrende Isolationsschicht in Form von Glas mit einer gleichmäßig gebildeten Schichtdicke von ca. 12  $\mu\text{m}$ . Ätztechnisch ist es möglich, die Flanken der additiv aufgebauten Glases in einem vorgegebenen Winkel so zu gestalten, daß unterhalb der Schirmelektrode (6) bzw. der Feldplatte (7) die Oxidschicht in einem Winkel von vielleicht 40° ausläuft.

Die erwähnte definierte Glasschichtdicke (5) der Isolationsschicht verhindert bei anliegender Sperrspannung und hohen Arbeitstemperaturen (Junction-Temperaturen von 150°C) jedwede Ionenwanderung zwischen der Element-Oberfläche unterhalb der Glas-Isolationsschicht und der Umgebung der Chips, wie das bei dem Auftrag von Polyimid oder junction coating immer noch zu beobachten ist.

Die Kombination der Feldplattenstruktur (7) mit der Stoppelektrode (4, 6) verhindert die Ausbildung eines leitenden Kanals an der Silicium-Oberfläche.

Die erfinderische Diode hat neben der Einfachheit der Herstellung weitere hervorhebenswerte Eigenschaften. So ist eine solche Diode robust bei der weiteren löstechnischen Verarbeitung und es ist möglich, auch andere Fremdstoffdiffusionen zur Einstellung der Trägerlebensdauer durchzuführen, ohne daß dadurch die Isolationseigenschaften negativ beeinträchtigt werden.

Gegenüber der Anwendung von Bestrahlungen, wie Implantation von Helium-Kernen oder Elektronenbestrahlung, ist die Isolationsschicht ohne Einschränkung kompatibel.

Verallgemeinernd wird erwähnt, daß die an dem Beispiel einer Diode dargestellte Technologie zur Erzielung ausgezeichneter Hochsperreigenschaften in gleicher Weise bei Elementen mit mehr als nur einem pn-Übergang geeignet ist.

So können in gleicher Weise Bipolar-Transistoren, Insel-Gate-Bipolar-Transistoren oder auch MOSFET mit partiellen "spin on"-Glasbezirken dargestellt werden.

Bei der Verkleinerung der Geometrien spielt der Raum für die Potentialringstrukturen eine erhöhte Bedeutung. Mit der erfinderischen Glaspasivierung ist das Aufbringen einer Elektrode, wie sie in DE 33 38 718 C2 mit der Ziffer (7) vorgestellt wird, kompatibel. Eine in

dem erfinderischen Glas ausgebildete Elektrode erfüllt hier die gleiche Wirkung, wie sie dort dargestellt worden ist. Diese Elektrode ist parallel entsprechend Fig. 5 metallisierbar und nachfolgend, wie in Fig. 6 dargestellt, strukturierbar.

#### Patentansprüche

1. Leistungshalbleiterbauelement mit planaren Strukturen und mindestens einem pn-Übergang für hohe Spannungs- und Temperaturbelastbarkeit **dadurch gekennzeichnet**, daß die Oberflächenpassivierung der Planarstrukturen ausschließlich mittels additiv aufgebauten Glasstrukturen (5) realisiert worden ist.

2. Leistungshalbleiterbauelement nach Anspruch 1, dadurch gekennzeichnet, daß die Glasstrukturen (5) aus Blei-Silikatglas gebildet worden sind.

3. Leistungshalbleiterbauelement nach Anspruch 2, dadurch gekennzeichnet, daß die Glasstrukturen (5) an den Begrenzungsflanken eine schräge Abstufung als definierte Ätzkante aufweisen.

4. Leistungshalbleiterbauelement nach Anspruch 3, dadurch gekennzeichnet, daß das Leistungshalbleiterbauelement eine Diode mit Potentialringstruktur (3) ist, kathodenseitig eine die Glasstrukturen (5) in ihrem inneren Abschrägungsbereich überlappende Feldplatte (7) besitzt und eine Schirmelektrode (6) aufweist, die die äußere Abschrägung der Glasstruktur (5) überdeckt.

5. Leistungshalbleiterbauelement nach Anspruch 2, dadurch gekennzeichnet, daß die Glasstrukturen (5) aus einer Suspension, die auf die diffundierten Siliziumscheiben nach Entfernen der thermisch gewachsenen Oxidschichten aufgeschleudert worden ist und nach Sintern des Glases bei 870°C photochemisch ausgebildet wurde.

6. Leistungshalbleiterbauelement nach Anspruch 2, dadurch gekennzeichnet, daß die Glasstruktur (5) über einem Potentialring (3) eine weitere ätztechnisch ausgebildete Öffnung besitzt, die durch Metallisieren eine Feldlinienbeeinflussung bewirkt.

7. Leistungshalbleiterbauelement nach Anspruch 1, dadurch gekennzeichnet, daß die Glasstruktur eine Schichtdicke besitzt, die zwischen 10  $\mu\text{m}$  und 20  $\mu\text{m}$  liegt.

Hierzu 2 Seite(n) Zeichnungen

- Leerseite -

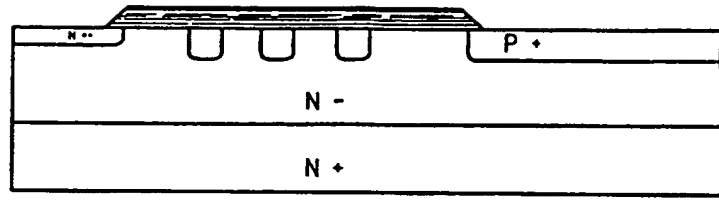


Fig.4

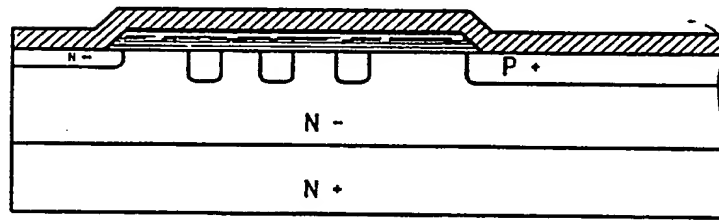


Fig.5

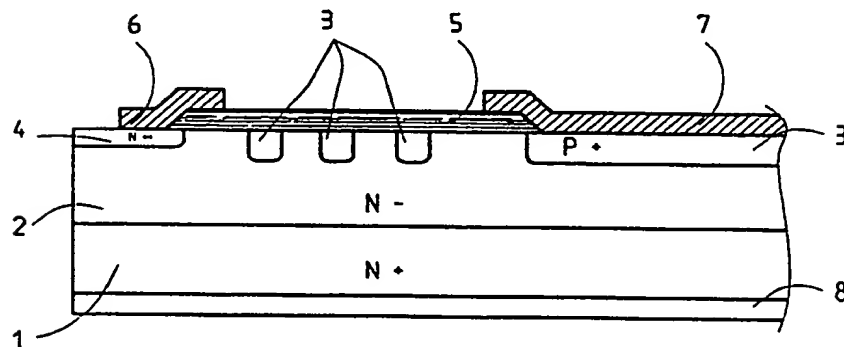


Fig.6 \*

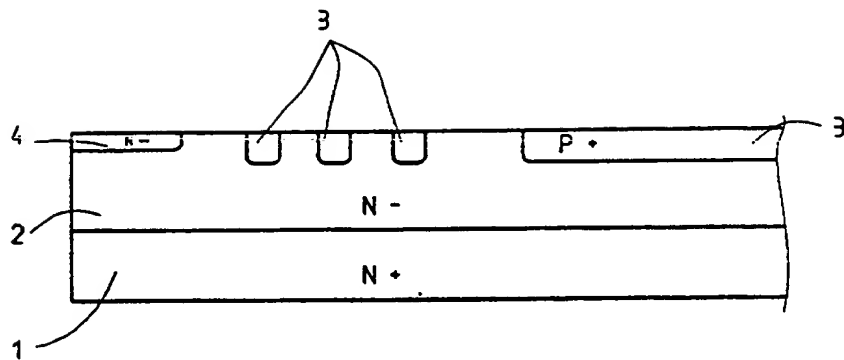


Fig.1

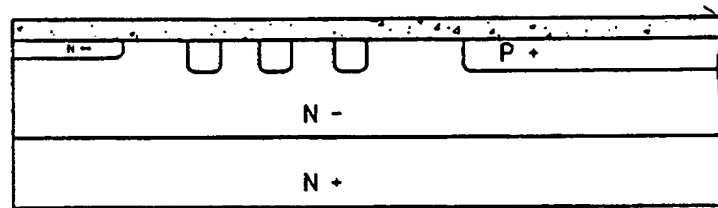


Fig.2

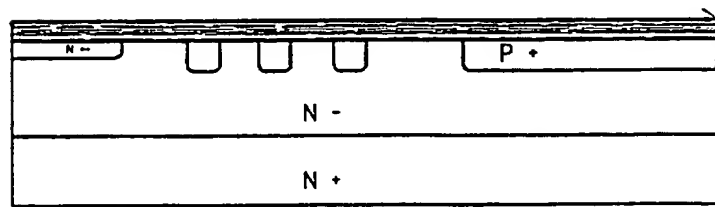


Fig.3